

3 АПАРАТНЕ ЗАБЕЗПЕЧЕННЯ ОБРОБЛЕННЯ СИГНАЛІВ

В даному розділі коротко розглянуто основні компоненти апаратного забезпечення оброблення сигналів, а саме АЦП, ЦАП та різні процесори цифрового оброблення даних.

3.1 Аналогово-цифрові перетворювачі

Аналого-цифровий перетворювач, АЦП (англ. *Analog-to-digital converter, ADC*) — пристрій, який перетворює аналоговий сигнал на цифровий код, який кількісно характеризує амплітуду вхідного сигналу.

3.1.1 Основні параметри АЦП:

- Розрядність — характеризує кількість дискретних значень, які АЦП може видати на виході, вимірюється в бітах. Якщо розрядність АЦП складає $n = 8$, то максимальна кількість дискретних значень може бути $2^n = 2^8 = 256$;
- Розрядність за напругою визначається за формулою:

$$h = U_{on} / 2^n$$

де U_{on} — опорна напруга.

- Частота перетворення — визначає швидкодію АЦП та виражається у відліках за секунду (англ., *samples per second, SPS*). Цей параметр визначає максимальну частоту дискретизації АЦП.
- Точність, яка залежить від багатьох факторів: похибки квантування, апертурні похибки, нелінійність системи тощо.
- Максимально допустима опорна напруга U_{on} .

3.1.2 Паралельні АЦП (*Flash ADC*)

На рис. 3.1 зображено двохрозрядне АЦП прямого перетворення (паралельне АЦП). Вхідна напруга подається одночасно (паралельно) на всі компаратори АЦП, на другий вхід компаратора подається опорна напруга через резистивні дільники (для даної схеми нижній компаратор отримує $1/4$ опорного значення напруги, середній — $1/2$, а верхній — $3/4$ опорного значення). Якщо вхідна напруга АЦП перевищує значення на другому вході компаратора, то він перемикається в стан логічної одиниці. Наприклад, якщо опорна напруга 1 В , а на вхід АЦП подається напруга $0,6\text{ В}$, то два нижні компаратори перемкнуться в стан логічної одиниці, а верхній на виході буде мати нуль, якщо напруга на вході знизиться до $0,4\text{ В}$, то на виході середнього компаратора теж буде нуль.

Дешифратор DC перетворює отримане після компараторів слово розміром $2^n - 1$ в двійковий n -розрядний код.

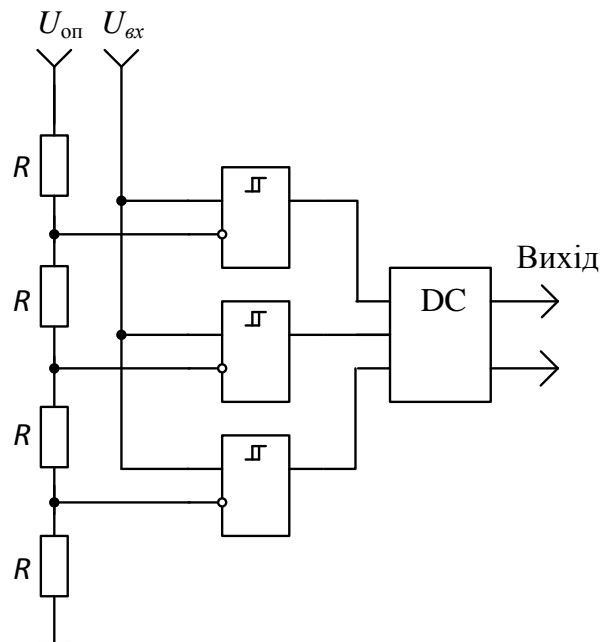


Рисунок 3.1 — Схема паралельного АЦП

Основною перевагою даного типу АЦП є висока швидкодія. Недоліком є низька розрядність, адже для реалізації даного типу АЦП необхідно $2^n - 1$ компараторів та 2^n високоточних резисторів, що призводить до різкого росту вартості АЦП при зростанні розрядності, можливість реалізації паралельного АЦП розрядністю більше 14 на даному етапі розвитку технології є сумнівною.

3.1.3 АЦП послідовного наближення (SAR ADC — *Successive Approximation Register*)

На рис. 3.2 наведено 8-розрядне АЦП послідовного наближення.

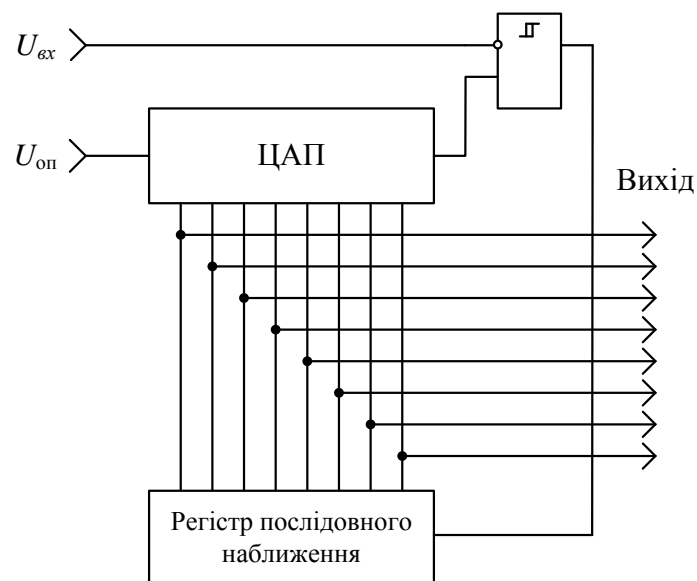


Рисунок 3.2 — Схема АЦП послідовного наближення

АЦП складається з компаратора, цифро-аналогового перетворювача (ЦАП) та регістра послідовного наближення. Принцип роботи: вхідна напруга подається на компаратор та порівнюється з напругою, що поступає з ЦАП. Остання

формується таким чином: з першим тактом старший біт регістру послідовного наближення встановлюється в 1 і відповідно ЦАП формує напругу, рівну половині опорної. Якщо вхідна напруга перевищує встановлену на ЦАП, то цей біт залишається ввімкненим (логічна 1), якщо ж менша — то скидається в нуль. Новий тактовий імпульс встановлює в одиницю наступний біт регістру і ЦАП, в залежності від стану попереднього (в даному випадку старшого) біту формує напругу рівну $1/4$ опорної (старший біт рівний 0) чи $3/4$ (старший біт рівний 1) тобто знову інтервал ділиться пополам. Напруга порівнюється з вхідною і знову приймається рішення про стан цього біту. Процес повторюється n -тактів, на $n + 1$ такті на виході АЦП буде двійковий код, який відповідає вхідній напрузі.

Зрозуміло, що швидкодія такого АЦП значно нижча ніж паралельного, проте вартість реалізації АЦП більшої розрядності дешевша. Тому АЦП даного типу мають розрядність до 18 біт.

3.2 Цифро-аналогові перетворювачі

Цифро-аналоговий перетворювач (англ. *digital-to-analog converters, DAC*) — пристрій для перетворення цифрового (як правило двійкового) сигналу на аналоговий. До основних параметрів ЦАП можна віднести розрядність та частоту дискретизації. На рис. 3.3 наведено класифікацію ЦАП [5].

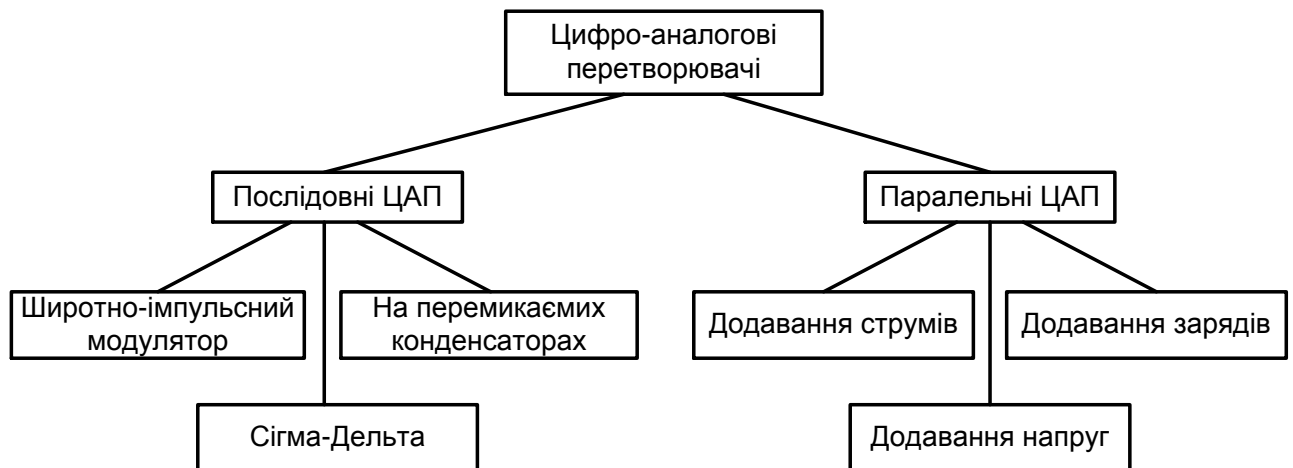


Рисунок 3.3 — Класифікація ЦАП

Широтно-імпульсний модулятор — найпростіший вид ЦАП, принцип роботи якого полягає у періодичному підключенні стабільного джерела напруги до вихідного кола пропорційно до цифрового коду, який необхідно перетворити в аналоговий вигляд. Потім отримана послідовність імпульсів передається на аналоговий фільтр низьких частот, на виході якого вже буде неперервний сигнал. Такі ЦАП мають не високу точність та швидкодію.

Більш високу швидкодію мають паралельні ЦАП, принцип роботи яких розглянемо на прикладі ЦАП з підсумовуванням вагових струмів. Ідея методу полягає в формуванні джерел струму, сила яких пропорційна «вазі» цифрового

двійкового розряду. Вага розряду визначається за формулою 2^{n-1} , де n — кількість розрядів. Так для 4 розрядного ЦАП вага старшого розряду буде $2^3 = 8$, третього розряду — 4, другого — 2, а молодшого — 1. Якщо припустити, що струм молодшого розряду рівний 1 мА, то, відповідно, струм старшого повинен бути 8 мА, а максимальний струм, який можна отримати на такому ЦАП буде рівний 15 мА, що відповідатиме коду 1111_2 . В найпростішому варіанті джерелами таких струмів можуть бути резистори (рис. 3.4).

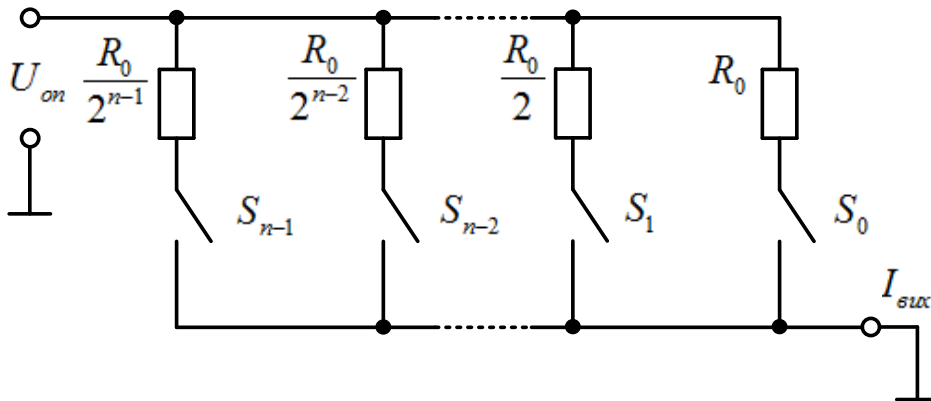


Рисунок 3.4 — Схема ЦАП з підсумовуванням вагових струмів

Недоліком такого способу формування вагових струмів є висока точність виконання резисторів старших розрядів, це обмежує розрядність подібних ЦАП на рівні 10–12 розрядів. Крім того, в залежності від цифрової комбінації, струм, який споживається від опорного джерела напруги різний. Ці недоліки усунуто в ЦАП з перемикачами та матрицею постійних імпедансів, рис. 3.4.

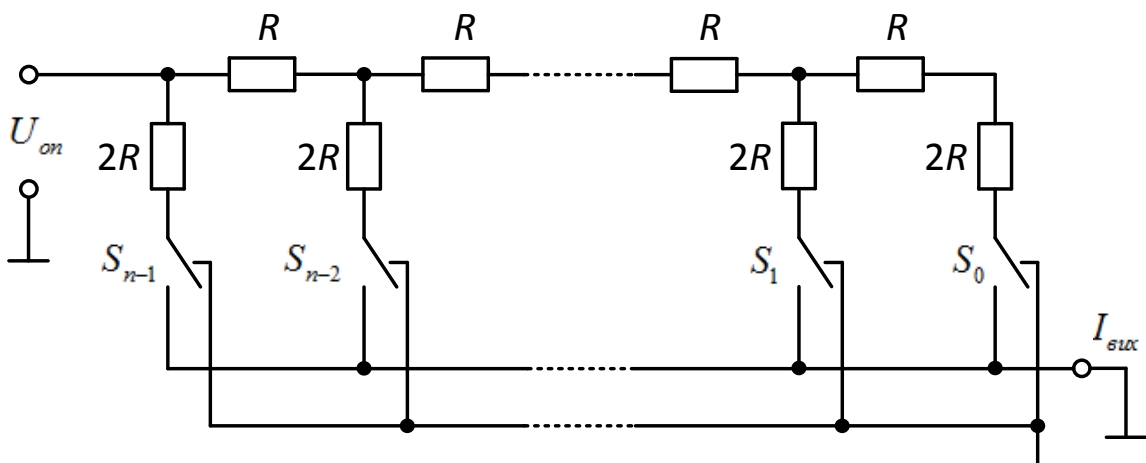


Рисунок 3.4 — Схема ЦАП з перемикачами та матрицею постійних імпедансів

Наявність двох вихідних ланок призводить до того, що джерело напруги постійно навантажене на один і той же опір, і, відповідно, опорна напруга залишається стабільною при будь-якій комбінації цифрового коду. Використання резистивних ділянок дозволяє знизити вимоги до їх точності виготовлення.

3.3 Процесори для оброблення даних

3.3.1 Мікропроцесори та мікроконтролери

Універсальні мікропроцесори (мікропроцесори) використовуються для побудови обчислювальних машин. В них використовуються передові рішення щодо підвищення швидкодії, не звертаючи особливої уваги на габарити, вартість та споживану енергію.

Розрізняють 4 основні архітектури за на:

1) *Мікропроцесори з повним набором команд* — (*Complex Instruction Set Computer, CISC*– архітектура).

- Нефіксована довжина команд;
- Арифметичні дії кодуються в одній команді;
- Невелика кількість спеціалізованих регістрів;
- Команди можуть працювати безпосередньо з пам'яттю.

Типовим представником є *Intel x86*.

2) *Мікропроцесори зі скороченим набором команд* — (*Reduced Instruction Set Computer, RISC*– архітектура). Основні характеристики:

- Мала кількість команд;
- Однакова довжина всіх команд;
- Мала кількість різних форматів команд;
- Відсутність команд, які працюють з операндами в пам'яті (за виключенням команд завантаження та збереження);
- Мала кількість апаратно підтримуваних типів даних;
- Велика кількість ідентичних регістрів загального призначення.

Типові представники: *ARM, AVR*

3) *Мікропроцесори з мінімальним набором команд* (*Minimal Instruction Set Computer, MISC*-архітектура) — команди мають велику довжину, що стало можливим завдяки підвищенню розрядності.

4) *Суперскалярні процесори* (*Superscalar Processors*) — використовується декілька декодерів програм, що завантажують різні виконуючі блоки, тобто програма виконується паралельно. Розподіл потоків відбувається обчислювальним ядром. Типовим представником є процесори *Cortex A8*

Також в залежності від особливостей зберігання даних та команд розрізняють:

Гарвардську архітектуру (англ. *Harvard architecture*) — архітектура обчислювальних машин, головною відмінністю якої від інших подібних архітектур є те, що дані та оператори (алгоритм) зберігаються окремо. Першим комп'ютером, який застосовував гарвардську архітектуру, був *Mark I*, який експлу-

атувався в Гарварді (звідки назва архітектури) та зберігав команди окремо на перфокартах, а дані в релейному запам'ятовуючому пристрої.

Архітектуру фон Неймана (англ. *Von Neumann architecture*) — архітектура електронних обчислювальних машин, основною відмінністю якої від інших подібних архітектур є спільне зберігання даних та машинних команд в комірках однієї й тієї ж пам'яті, що унеможлиблює їх розрізнення за способом представлення або кодування. Названа так на честь відомого математика та теоретика обчислювальної техніки Джона фон Неймана (*John von Neumann*), та по сьогодні залишається домінуючою схемою організації ЕОМ загального призначення.

Мікроконтролер (англ. *Micro Controller Unit, MCU*) — мікросхема, яка використовується для управління малогабаритними і дешевими пристроями. У мікроконтролерах, на відміну від універсальних мікропроцесорів, максимальна увага приділяється саме габаритам, вартості і споживаній потужності. Також мікроконтролер містить на одному кристалі з мікропроцесором зовнішні модулі: АЦП, ПЗУ, таймери, ШИМ-модулятори, тощо. Основною архітектурою мікроконтролерів є *RISC*-архітектура.

3.3.2 Цифрові сигнальні процесори

Цифровий сигнальний процесор (англ. *Digital signal processor, DSP*) — спеціалізований мікропроцесор, призначений для цифрової обробки сигналів в системах реального часу.

До сигнальних процесорів висуваються специфічні вимоги. Від них вимагають максимальну швидкість, малі габарити, легкість узгодження з аналого-цифровими і цифро-аналоговими перетворювачами, велика розрядність оброблюваних даних і невеликий набір математичних операцій, який обов'язково включає операцію множення-накопичення та апаратну організацію циклів.

Основною сферою застосування *DSP* є реалізація різноманітних цифрових фільтрів. Головним недоліком *DSP* у порівнянні з традиційними мікроконтролерами є висока вартість, проте цей недолік компенсується значно швидшою роботою за рахунок апаратної реалізації математичних операцій

3.3.3 Програмовані логічні схеми

Програмована логічна інтегральна схема, ПЛІС (англ. *Programmable Logic Device, PLD*) — електронний компонент, що використовується для створення цифрових інтегральних схем. На відміну від звичайних цифрових мікросхем, логіка роботи ПЛІС не визначається при виготовленні, а задається за допомогою програмування. Для цього використовуються програматори і налагоджувальні середовища, що дозволяють задати бажану структуру цифрового пристрою у вигляді принципової електричної схеми або програми на спеціальних мовах опису апаратури (*Verilog, VHDL, AHDL* та інші).

Бувають ПЛІС одноразового програмування та багаторазового.

В одноразових програмованих ПЛІС містяться спеціальні перемички. Розрізняють два основні підходи: перший, коли всі логічні елементи з'єднані між собою, а задача програмування зводиться до руйнування непотрібних зв'язків, другий підхід передбачає наявність з'єднань з високим опором, які при програмуванні пробиваються для створення провідного каналу в потрібних місцях.

Багаторазово програмовані ПЛІС —використовують ЛІЗМОП транзистори, які містять так звані плаваючі затвори.